

Analog-Digital-Umsetzer mit C 560 D

CLAUS KÜHNEL

Der Analog-Digital-Umsetzer nach dem Verfahren der sukzessiven Approximation nimmt unter den schnellen A-D-Umsetzern eine bedeutende Stellung ein. Die umzusetzende Eingangsspannung wird durch einen Komparator mit der Ausgangsspannung eines D-A-Umsetzers verglichen. Bild 1 zeigt das Prinzipschaltbild eines solchen A-D-Umsetzers nach dem Verfahren der sukzessiven Approximation. Der DAU wird durch eine Steuerlogik bitweise angesteuert, wobei das Komparatorausgangssignal entscheidet, ob das versuchsweise gesetzte Bit gesetzt bleibt oder zurückgenommen werden muß. Um die schaltungstechnischen Aufwendungen der Steuerlogik möglichst gering zu halten, werden integrierte Sukzessiv-Approximationsregister angeboten (SAR). Ein Beispiel eines solchen Schaltkreises ist der Typ K 155 ИП 17 (UdSSR), der zum AM 2504 von National Semiconductors äquivalent ist. Soll der ADU mit einem Mikrorechner gekoppelt werden, dann ist bei wenig zeitkritischen Applikationen denkbar, ganz auf das SAR zu verzichten und die Ansteuerung durch den Mikrorechner vornehmen zu lassen. Aufwandsarme Schaltungsrealisierungen lassen sich aufbauen, wenn der verwendete D-A-Umsetzer mikroprozessorkompatibel ist. Der integrierte 8-bit-D-A-Umsetzer C 560 D weist diese Eigenschaft auf [1]. Betrachtet man die Innenschaltung des C 560 D, dann sind in der Schaltung nach Bild 1 alle Baugruppen mit Ausnahme des SAR enthalten. Im folgenden soll der Einsatz dieser IS in einem solchen mikrorechnergesteuerten A-D-Umsetzer betrachtet werden.

Im Bild 2 ist die Schaltung des A-D-Umsetzers angegeben. Der DAU wird direkt vom Bus des Mikroprozessors U 880 angesteuert. Der ADU soll im Speicherbereich des Mikroprozessors betrieben werden, d. h., die erforderlichen E-A-Operationen erfolgen durch Speicherlese- und Speicherschreiboperationen. Der DAU wird nach dem Anlegen des Signales /DEC ADR durch eine Schreiboperation (/WR + /MREQ) aktiviert. Der das Signal /DEC ADR bereitstellende Adreßdekoder richtet sich ganz nach dem Konzept der betreffenden Applikation.

Bei einer Eingangsbelegung von FFH beträgt die Ausgangsspannung des D-A-Umsetzers etwa 400 mV. In der nach Bild 2 vorgenommenen Beschaltung der Anschlüsse SEL und SEN wird ein Bereich von $0 \leq U_E \leq 10V$ programmiert. Durch das Verbinden der Anschlüsse SEL und SEN erhält man einen Bereich von $0 \leq U_E \leq 2,5V$. Den Vergleich der Ausgangsspannung des D-A-Umsetzers mit der entsprechend geteilten Eingangsspannung nimmt der Ausgangsoperationsverstärker des DAU C 560 C vor. Eine diskret realisierte Inverterstufe stellt die Komparatorentscheidung zur Verfügung. Über einen Tristatepuffer ist diese Stufe mit dem Datenbus (DB0) verbunden. Die Abfrage der Komparatorentscheidung erfolgt über eine Speicherleseoperation (/RD + /MREQ) der gleichen Adresse. Ist der hier verwendete Tristatepuffer 74LS365 nicht verfügbar, kann eine beliebige IS mit Tristateausgängen Verwendung finden. Da im allgemeinen dann aber nur ein ENABLE-Eingang vorhanden ist, ist die Verknüpfung der beiden hier verwen-

In diesem Beitrag wird eine ADU-Schaltung vorgestellt, die nach dem Verfahren der schrittweisen Annäherung arbeitet. Kernstück ist der D-A-Umsetzer C 560 D, der von einer CPU U 880 D angesteuert wird.

deten ENABLE-Signale durch Standard-IS vorzunehmen. Da die Aufgabe des SAR durch den Mikroprozessor übernommen werden soll, ist ein entsprechendes Treiberprogramm zu erstellen, das aus [2] übernommen und modifiziert wurde. Es ist als Assembler-Subroutine für den Mikroprozessor U 880 im kommentierten Listing (Bild 3) enthalten. Voraussetzung ist die Übergabe der durch den Adreßdekoder bereitgestellten Speicherzelle im Doppelregister HL. Da der Ausgangsoperationsverstärker hinsichtlich seiner dynamischen Eigenschaften wenig als Komparator geeignet ist, wurde eine Einschwingzeit von 0,2 ms vorgesehen. Hier kann, experimentelle Bestätigung vorausgesetzt, durch Reduzierung dieser Zeit die Laufzeit der Routine zur A-D-Umsetzung durchaus beschleunigt werden.

Literatur

- [1] Zinke, H.: Mikroprozessorkompatibler D/A-Wandler C 560 D. Mikroprozessortechnik, Berlin 1 (1987) 5, S. 140
- [2] Grant, D.: Interfacing the AD 558 DACPORT™ to Microprocessors. Analog Devices 1984

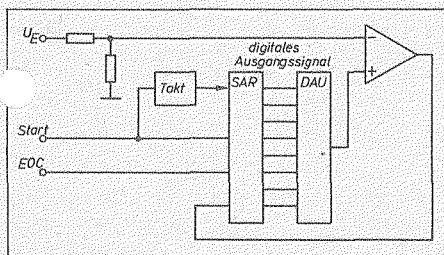


Bild 1: ADU nach Verfahren der sukzessiven Approximation

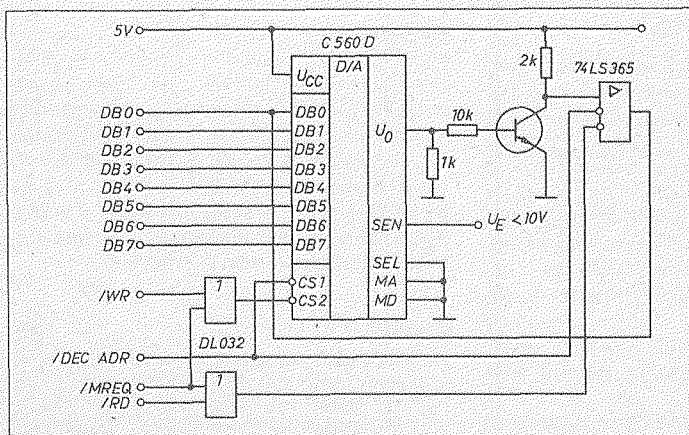


Bild 2: ADU- mit C 560 D

```

Hisoft GENAS.1 Assembler. Page 1.

Pass 1 errors: 00

10 ; Routine zur sukzessiven Approximation
7000 20 org #7000
7000 C5 30 start: push bc ;Rette BC
7001 010000 40 ld bc,#0000 ;Setze MSB in BC
7004 78 50 ld a,b ;Setze MSB in A
7005 81 60 try: add a,c ;Addiere Zwischenergebnis
7006 77 70 ld (hl),a ;Ausgabe von A an DAC (hl)
7007 3E20 80 ld a,#20 ;Lade Zeitkonstante (hier 32*6,4 us)
7009 3D 90 loop: dec a ;200 us Zeitschleife zum Einschwingen
700A 20FD 100 jr nz,loop ;des Komparators
700C 7E 110 ld a,(hl) ;Lesen des Komparatorausgangssignals
700D E601 120 and #01 ;Maskierung mit Ausnahme des LSB
700F 2003 130 jr z,nextry ;ist Z gesetzt, war Vorgabe zu hoch
7011 78 140 ld a,b ;Addiere Komparatorentscheidung
7012 81 150 add a,c
7013 4F 160 ld c,a
7014 78 170 nextry: ld a,b ;Verschiebe Inhalt von B nach rechts
7015 1F 180 rra
7016 3003 190 jr c,done ;Beende, wenn LSB verschoben wurde
7018 47 200 ld b,a
7019 18EA 210 jr try ;neuer Versuch
701B 79 220 done: ld a,c ;Ergebnis nach A
701C C1 230 pop bc ;Restauriere BC
701D C9 240 ret

Pass 2 errors: 00

done 701B loop 7009 nextry 7014
start 7000 try 7005

Table used: 70 from 100
    
```

Bild 3: Assembler-Listing